

УЧИТЫВАТЬ ИЛИ НЕТ ИНДУКТИВНОСТЬ МАССИВА ОТВЕРСТИЙ В ПЕЧАТНОЙ ПЛАТЕ?

ЭРИК БОГАТИН (ERIC BOGATIN), редактор, *Signal Integrity Journal*, декан Teledyne LeCroy Signal Integrity Academy

В этой небольшой статье рассматривается специфический вопрос, связанный с разработкой печатных плат с очень высокой плотностью размещения отверстий.

Удивительно, что причина появления дырок в швейцарском сыре была с высокой долей вероятности установлена лишь недавно, но до сих пор найденное объяснение оспаривается. С помощью самых последних экспериментов, проведенных в Швейцарии, удалось выяснить, что очень мелкие частицы сена, попадающие в ведро с молоком, проникают в сыр. При его ферментации бактериальное разложение сена приводит к выделению углекислого газа, из-за которого и появляются пузыри в затвердевающем сыре.

Размер и плотность дырок в швейцарском сыре за последние 15 лет уменьшились благодаря новым доильным аппаратам с герметично закрытыми ведрами, позволяющим исключить попадание множества частиц сена из молока. Несмотря на это обстоятельство, возникает соблазн, воспользовавшись известной метафорой, сравнить слои с размещенными в них отверстиями с дырявым швейцарским сыром, которые, как правило, находятся под BGA-корпусами. На рисунке 1 показана плата величиной 10×10 см с 900 сквозными отверстиями.

Разработчикам приходится учитывать то влияние, которое оказывают все эти сквозные отверстия на индуктивность слоев питания и заземления. Поскольку расстояние между ними невелико, возникает вопрос, не ограничат ли они ток, значительно увеличив последовательную индуктивность и индуктивность замкнутых контуров этих слоев?

Во многих указаниях по применению утверждается, что индуктивность цепей, проходящих через этот массив отверстий к центральным выводам, настолько велика, что не стоит использовать тонкие слои диэлектрика в полости – структуре, образованной соседними слоями питания и заземления (или парой питание–земля), т. к. множество дырок полностью нивелирует любой выигрыш от малой индуктивности. В этих же указаниях по применению утверждается, что установка развязывающих конденсаторов на верхнюю часть платы и подача их тока через массив отверстий являются настолько неэффективными мерами, что конденсаторы необходимо устанавливать под BGA-корпусом.

Насколько верны эти утверждения? Чтобы ответить на этот вопрос, воспользуемся виртуальным прототипом и сравним импедансный профиль структуры, образованной соседними слоями питания и заземления.

ЭЛЕКТРИЧЕСКИЕ СВОЙСТВА ПОЛОСТИ

Самой важной электрической характеристикой рассматриваемой полости является импеданс между верхним и нижним слоями со стороны одного порта. Этот вопрос детально рассматривается в [1].

На низкой частоте импеданс полости, рассматриваемый из ее центра, носит емкостной характер. Таким образом, полость ведет себя как параллельно установленный плоский

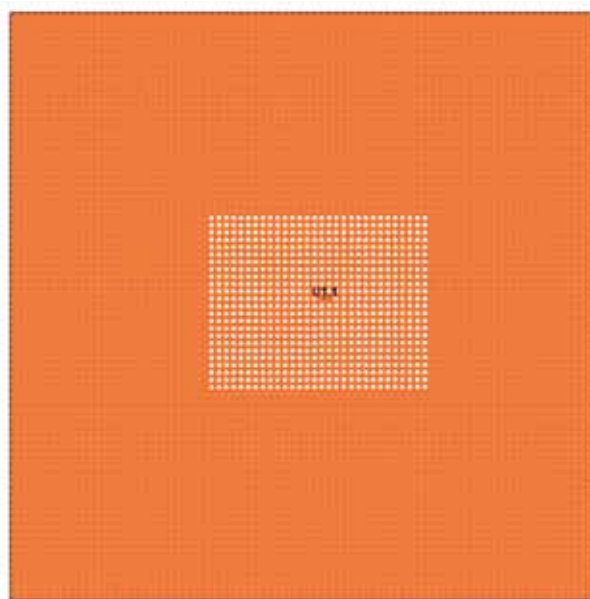


Рис. 1. Участок платы с 900 сквозными отверстиями диаметром около 0,9 мм, которые проходят через слои питания и заземления

конденсатор. В данном случае рассматриваемая плата имеет размеры 10×10 см, толщина диэлектрического слоя составляет 0,025 мм, а величина D_k равна 4,3. Исходя из этого, получаем величину емкости:

$$C = D_k \cdot \epsilon_0 \cdot \frac{A}{h} = 4,3 \cdot 0,227 \cdot \frac{16}{0,001} = 15,6 \text{ нФ}.$$

Емкость C обратно пропорциональна h , а индуктивность L линейно растет с увеличением h .

С увеличением частоты начинает увеличиваться импеданс из-за роста индуктивности между центральной точкой измерения и краем полости по мере протекания тока наружу между верхним и нижним слоями. Импеданс растет до тех пор, пока частота сигнала далека от резонансной частоты полости.

Эквивалентную последовательную индуктивность (ESL) пары слоев питание–земля можно считать распределенной индуктивностью для развязывающего конденсатора, с которого подается питающий ток на BGA-устройство (см. рис. 2). Величина распределенной индуктивности, грубо говоря, должна иметь одинаковый порядок с удельной поверхностной индуктивностью, т. е. около $32 \text{ пГн}/0,025 \text{ мм} \cdot \text{h} = 32 \text{ пГн}$.

Значения емкости рассматриваемой структуры и распределенной индуктивности пары слоев питание–земля можно получить, представив эквивалентную схему в виде простой

последовательной RLC-цепи. На рисунке 3 показан смоделированный профиль импеданса, рассматриваемый из центральной точки структуры. Этот профиль получен с помощью средства HyperLynx PI от Mentor Graphics. Кружки на графике – результаты электромагнитной 3D-симуляции. Сплошная кривая – модель RLC-цепи, в которой $C = 15,6$ нФ, а $L = 35,4$ пГн.

Как видно из рисунка 3 результаты моделирования хорошо совпадают примерно до частоты 1 ГГц. Поэтому мы вправе считать, что рассматриваемая нами структура представляет собой RLC-цепь, по крайней мере, на частотах до 1 ГГц. Наши простые оценки значений L и C оказались достаточно точными.

«ДЫРЯВЫЕ» СЛОИ

Если в рассматриваемой структуре сделать 900 отверстий и смоделировать профиль импеданса с помощью средства симуляции, можно предположить, что емкость не изменится, поскольку площадь существенно не изменится, а распределенная индуктивность пары слоев питание–земля увеличится совсем немного.

Величина поверхностной площади из-за отверстий уменьшается на 50%. Можно ожидать, что с появлением отверстий удельная поверхностная индуктивность увеличится примерно на 50%. На рисунке 4 показаны кривые импеданса полости с отверстиями, полученные с помощью моделирования.

В моделировании использовались следующие значения параметров: $C = 15,6$ нФ и $L = 53,2$ пГн. По нашим оценкам, с появлением отверстий индуктивность должна увеличиться на 50%. Результаты симуляции показали, что наши предположения оказались верны.

Отверстия в слоях питания и заземления увеличивают индуктивность полости всего на 50%. Если дополнительная последовательная индуктивность монтажа, которая суммируется с ESL установленного на плату конденсатора, превышает распределенную индуктивность, влиянием отверстий можно пренебречь.

Слои с отверстиями – неизбежное следствие использования очень плотно расположенных сквозных переходных отверстий под корпусами BGA. При необходимости уменьшить величину распределенной индуктивности контура следует задействовать диэлектрические слои как можно меньшей толщины. Сравнение значений индуктивности монтажа установленных на плату конденсаторов с индуктивностью контура даст ответ на вопрос о том, можно ли пренебречь последней, вместо того чтобы слепо полагаться на указания по применению.

Намного более сложной проблемой при использовании слоев с отверстиями являются такие случаи, когда отверстия перекрываются друг с другом, образуя большие зазоры между слоями. Из-за этих зазоров возникают скачки потенциала земляной шины при коммутации, что намного хуже, чем увеличение распределенной индуктивности контура на 50%. ◀

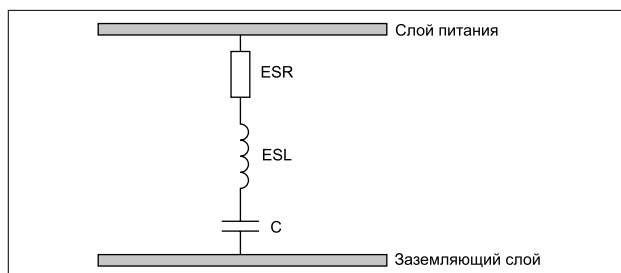


Рис. 2. Эквивалентная последовательная индуктивность (ESL) пары слоев питание–земля

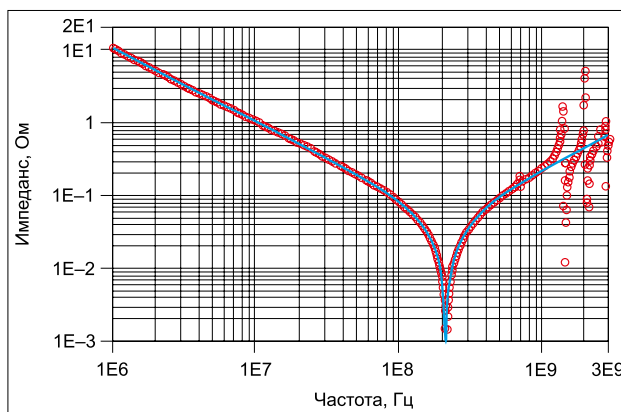


Рис. 3. Профиль импеданса, полученный методом электромагнитной симуляции с помощью средства HyperLynx PI от Mentor Graphics, модели RLC-цепи и системы автоматизированного проектирования Keysight

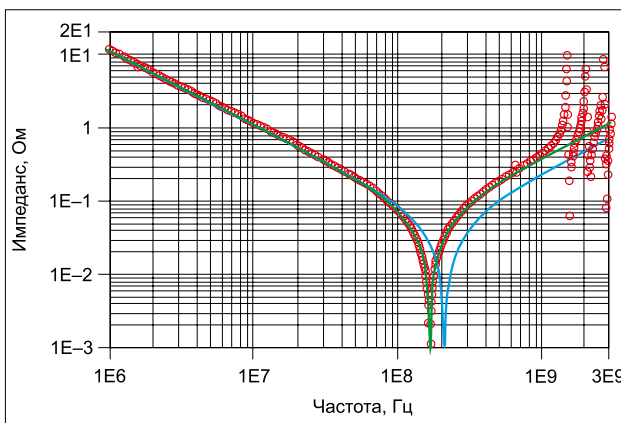


Рис. 4. Результат симуляции импеданса структуры

ЛИТЕРАТУРА

1. Larry D. Smith, Eric Bogatin. *Principles of Power Integrity for PDN Design-Simplified: Robust and Cost Effective Design for High Speed Digital Products.*