

ВЛИЯНИЕ ТОПОЛОГИИ МНОГОКРИСТАЛЬНЫХ IGBT-МОДУЛЕЙ НА РАСПРЕДЕЛЕНИЕ ТОКА МЕЖДУ ТРАНЗИСТОРНЫМИ ЧИПАМИ

ВЛАДИМИР ВЕРЕВКИН, нач. отд. испытаний п/п приборов, verevkin.v52@gmail.com

СТАНИСЛАВ СТРИГУНОВ, ведущий инженер-конструктор, отд. испытаний п/п приборов, st.strigunov@proton-electrotex.com

АНАСТАСИЯ ПИЛИПЕНКО, инженер-технолог, отд. разработки приборов IGBT, a.pilipenko@proton-electrotex.com

КИРИЛЛ ВОЛОБУЕВ, нач. отд. разработки приборов IGBT, k.volobuev@proton-electrotex.com, АО «Протон-Электротекс»

Целью настоящей работы является экспериментальное исследование факторов, влияющих на распределение постоянного тока между параллельно включенными транзисторными чипами в многоэлементном IGBT-модуле.

Тенденция повышения рабочих токов силовых полупроводниковых модулей на IGBT до 1000 А и более предполагает использование в их конструкции большого количества параллельно включенных IGBT-чипов и обратных диодов. Естественно, что одной из основных проблем при разработке топологии таких изделий является обеспечение распределения тока между чипами и в статических, и в динамических режимах. Как правило, основное внимание уделяется распределению тока между чипами в динамических режимах работы [1–6]. Предполагается, что равенство протекания постоянного тока достигается без каких-либо затруднений. При этом разработчики модулей

либо обеспечивают абсолютную симметричность топологии модуля, либо рассчитывают на выравнивание токов между параллельно включенными чипами за счет положительной температурной зависимости напряжения насыщения коллектор–эмиттер. Однако работ, посвященных количественному анализу факторов, которые влияют на статическое распределение тока между чипами, практически нет. Тем не менее, поскольку вклад статических потерь в перегрев чипов весьма велик, особенно для относительно низкочастотных высоковольтных модулей, проблема является весьма актуальной для разработчиков топологии многоэлементных модулей.

Статья посвящена экспериментальному исследованию распределения постоянного тока между параллельно включенными транзисторными чипами в многоэлементном IGBT-модуле.

Основными факторами, влияющими на распределение тока между кристаллами в многоэлементном модуле, являются два противодействующих механизма. С одной стороны, положительная температурная зависимость напряжения насыщения коллектор–эмиттер обеспечивает выравнивание тока между кристаллами при их неоднородном нагреве; с другой стороны, неравенство активных сопротивлений элементов конструкции модуля, включенных последователь-

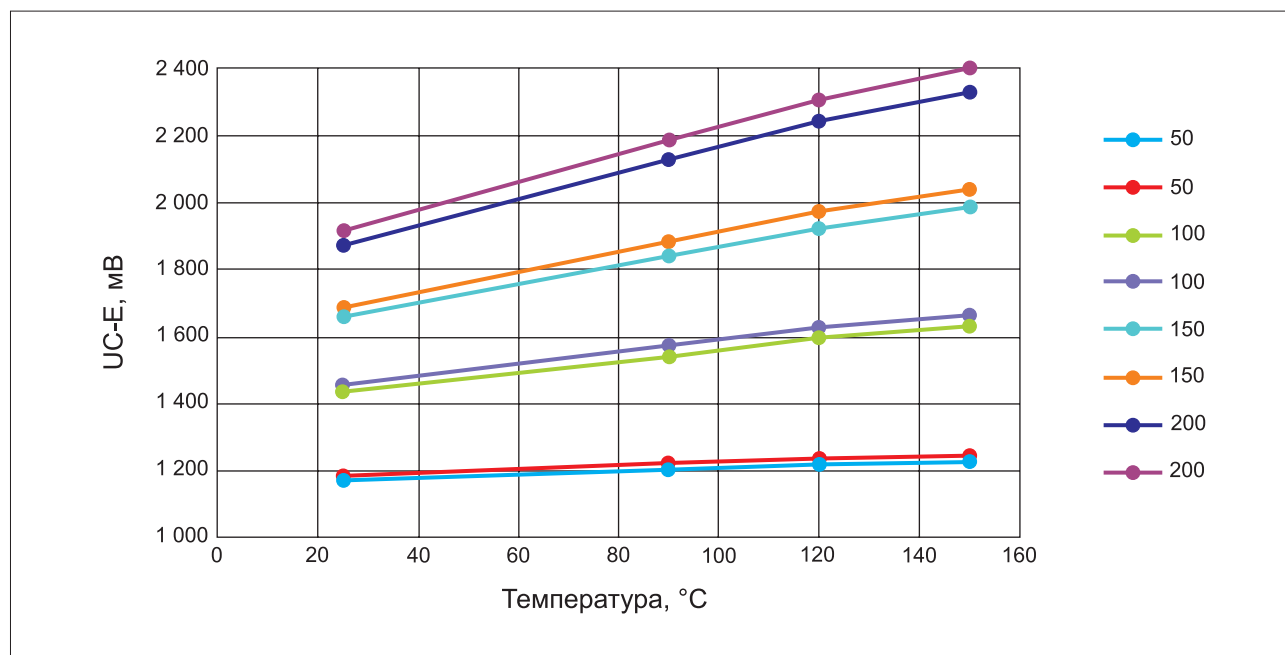


Рис. 1. Температурная зависимость напряжения насыщения

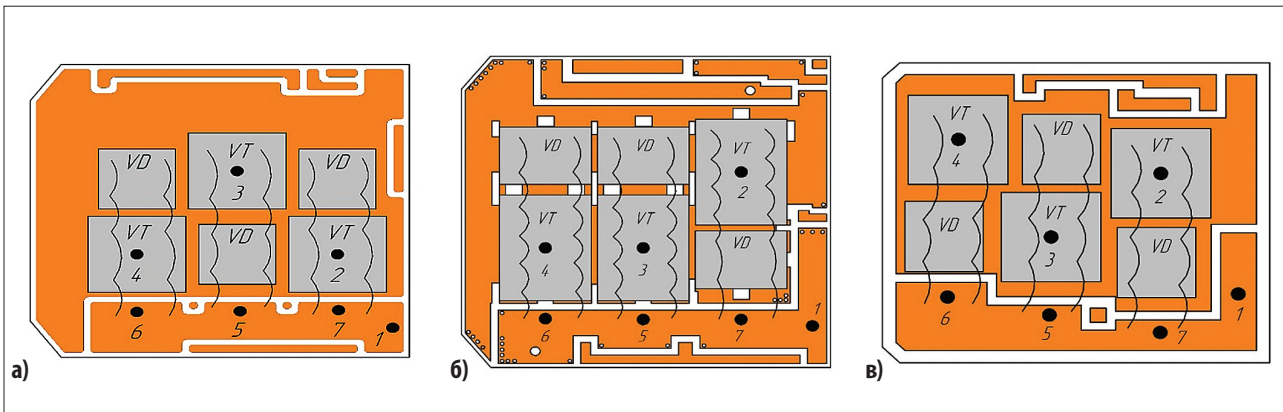


Рис. 2. Варианты топологий

но с каждым из IGBT-чипов, приводит к неравномерному распределению тока между ними.

Для оценки компенсационной возможности положительной температурной зависимости напряжения насыщения измерялись ВАХ одноэлементных модулей с номинальным рабочим током 200 А и напряжением 1200 В в диапазоне тока коллектора 50–200 А при температурах 25, 90, 120 и 150°C. Установлено, что зависимость напряжения насыщения от температуры при больших токах коллектора описывается зависимостью, близкой к линейной, с коэффициентом примерно 1,7 мВ/°С (см. рис. 1). Следовательно, при разности температур кристаллов транзисторов примерно 10°C превышение напряжения насыщения на наиболее нагретом из них составляет около 17 мВ.

В качестве объектов для оценки неравенства активных сопротивлений элементов конструкции и их влияния на распределение тока между чипами в настоящей работе использовались макеты модулей, выполненные по схеме полумоста, каждый элемент которого был собран на одной DBC-подложке и состоял из трех включенных параллельно IGBT-кристаллов и трех кристаллов обратно параллельно включенных диодов. Модули такой конструкции выпускает большинство производителей силовых полупроводниковых приборов. Макеты изго-

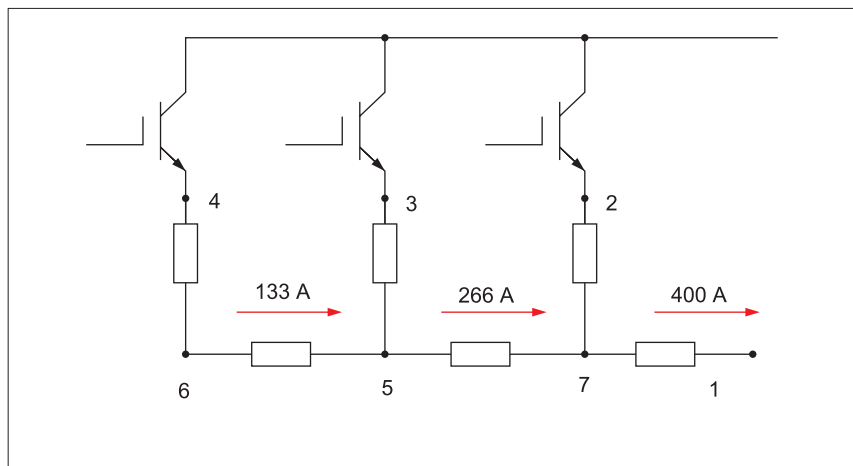


Рис. 3. Эквивалентная схема элемента полумоста модуля

товлены на чипах, рассчитанных на напряжение 1200 В и предельный ток 200 А. Исследуемые образцы выполнены по разным топологиям (см. рис. 2). Варианты с топологией А и В являются весьма распространенными, т. к. расположение транзисторных и диодных кристаллов в шахматном порядке повышает плотность их размещения в модуле, особенно при использовании квадратных кристаллов. Вариант топологии Б более пригоден для применения чипов прямоугольной формы. Очевидно, что во всех трех вариантах наибольшее сопротивление имеет эмиттерная часть токопроводящей системы модуля, состоящая из достаточно узких медных проводников

DBC-подложки и системы алюминиевых соединений между металлизацией DBC и чипами. Медные проводники DBC, к которым припаяны коллекторы кристаллов, имеют значительную ширину, а их сопротивление намного меньше сопротивления эмиттерной части монтажа. Следовательно, влиянием коллекторной части монтажа на неравномерное распределение тока между кристаллами можно пренебречь.

Эквивалентная схема исследуемого элемента полумоста с сопротивлениями участков конструкции, влияющими на распределение тока между чипами, показана на рисунке 3.

В ходе эксперимента измерялось падение напряжения на отдельных участках системы проводников модуля при пропуске через него постоянного тока 400 А. Охлаждение модуля – водяное. Точки, между которыми измерялось падение напряжения для макетов с разной топологией, упрощенно показаны на рисунках 2–3, соответственно. Поскольку потенциалы в разных координатах транзисторного и диодного чипов изменяются в направлении протекания тока, измерения потенциалов проводились во всех точках приварки алюминиевых проводников, и для каждого кристалла

Таблица. Результат измерений макетов с различной топологией

Точки	Топология А		Топология Б		Топология В	
	ΔU , мВ	R, мОм	ΔU , мВ	R, мОм	ΔU , мВ	R, мОм
1–2	73	0,388	110	0,686	162	1,05
1–3	170	0,959	99	0,495	146	0,664
1–4	146	0,778	114	0,607	218	1,21
1–5	74		57		104	
1–6	114		85		114	
1–7	32	0,08	28	0,07	34	0,085
ΔR , %		80,6		32		56

бралось среднее значение. Результат измерений приведен в таблице.

Сопrotивление участков цепи для всех вариантов топологии рассчитывалось по следующим соотношениям:

$$R_{1-2} = \frac{U_{1-7}}{400} + \frac{U_{2-7}}{133};$$

$$R_{1-3} = \frac{U_{1-7}}{400} + \frac{U_{5-7}}{266} + \frac{U_{5-3}}{133};$$

$$R_{1-4} = \frac{U_{1-7}}{400} + \frac{U_{5-7}}{266} + \frac{U_{4-5}}{133},$$

где в знаменателях указаны значения тока через отдельные участки цепи при условии его равномерного распределения.

Размах сопротивлений участков цепи, определяющий распределение тока между транзисторами, рассчитывался следующим образом:

$$\Delta R = \frac{R_{MAX} - R_{MIN}}{(R_{1-2} + R_{1-3} + R_{1-4})/3}.$$

Из результатов измерений следует, что размах значений сопротивления участков цепи от общей точки до каждого из кристаллов во всех вариантах топологии различен и находится в диапазоне 32–80%, что, несомненно, обуславливает и разную степень равномерности распределения тока между чипами. Наиболее равномерное распределение тока обеспечивается во втором варианте топологии. Выравнивание сопротивлений отдельных участков цепи достигнуто подключением первого к общей точке транзистора через проводники соответствующего ему обратного диода.

Оценить возможность компенсации неравномерного распределения тока через каждый из трех транзисторов модуля за счет положительной температурной зависимости напряжения насыщения коллектор–эмиттер в модулях с первым вариантом топологии можно, сопоставив величину сопротивления участков цепи со значением динамического сопротивления транзистора в открытом состоянии. Для используемых в нем чипов типичное значение динамического сопротивления составляет около 8 мОм, а порядок сопротивления участков цепи, влияющих на распределение тока, находится в диапазоне 0,55–1,00 мОм (точнее опре-

делить сложно из-за разных значений тока, протекающего по разным участкам цепи).

Таким образом, разность значений сопротивления цепи составляет порядка 5–7% от динамического сопротивления транзистора, что приводит примерно к той же разнице в значениях тока через ближний к общей точке и дальний от нее кристаллы, и, соответственно, к разнице в температуре перегрева чипов порядка 10°C. Эту разницу нельзя компенсировать положительной температурной зависимостью напряжения насыщения, т. к. при перегреве в 10°C, как было показано выше, приращение значения напряжения насыщения составит около 17 мВ, тогда как разность между падениями напряжения на участках цепи до 1-го и 3-го чипов составляет около 70 мВ.

При анализе распределения тока между кристаллами необходимо также учитывать, что сопротивление проводников, включенных в цепи эмиттеров транзисторов, являются элементами местной обратной связи, которая оказывает влияние на распределение тока между транзисторами в активном режиме. Поскольку транзисторы находятся в активном режиме только во время коммутации, влияние местной обратной связи на статическое распределение тока отсутствует, но для корректной работы модуля в динамических режимах также желательно, чтобы сопротивления в эмиттерах транзисторов были максимально одинаковыми.

Неравномерность в распределении тока между транзисторными чипами модуля и обусловленная ею разность температур перегрева чипов приводит к снижению надежности работы модуля в циклических режимах. Для оценки стойкости модулей с разной топологией к воздействию циклической токовой нагрузки были проведены испытания в режиме, обеспечивающем ускоренную деградацию паяного шва между чипом и DBC-подложкой.

Испытания проводились при воздействии на образцы греющего тока прямоугольной формы амплитудой 400 А. Длительности импульсов греющего тока и периода охлаждения были равны 3 с, охлаждение испытываемых образцов – водяное. Перепад температуры кристаллов в моменты времени, соответствующие максимальному и минимальному значениям температуры, измерялся по термочувствительному параметру и составлял 85°C. Количество циклов нагрев–охлаждение до отказа

образцов с топологией, приведенной на рисунке 2а, составило около 200 тыс., причем практически у всех образцов отказывал ближний к общей точке модуля кристалл, через который протекал наибольший ток. Образцы с топологией, приведенной на рисунке 2б, выдержали до отказа более 350 тыс. циклов.

ВЫВОДЫ

1. Показана актуальность учета факторов, влияющих на статическое распределение тока между чипами при разработке топологии многоэлементных IGBT-модулей.
2. Показано, что выравнивание распределения тока между кристаллами за счет положительной температурной зависимости напряжения насыщения имеет ограниченные возможности.
3. Произведена экспериментальная оценка надежности работы в циклических режимах многоэлементных модулей с разными топологиями.
4. Показано, что одним из способов выравнивания тока через транзисторные чипы является использование сопротивления системы алюминиевых проводников, например подключение ближайшего к эквипотенциальной точке транзистора через проводники соответствующего ему обратного диода. ▢

ЛИТЕРАТУРА

1. Bäßler M., Münzer M., Burkert S. *Research of Current Distribution in IGBT Modules with Multiple Chips in Parallel*//PCIM Europe. 2005.
2. Wu R. et al. *Comprehensive Investigation on Current Imbalance among Parallel Chips inside MW-scale IGBT Power Modules*//Power Electronics and ECCE Asia (ICPE-ECCE Asia). 2015. 9th International Conference on. IEEE. 2015.
3. Chen N. et al. *Dynamic Characterization of Parallel-Connected High-Power IGBT Modules*//IEEE transactions on industry applications. 2015. T. 51. № 1.
4. Morishita K. et al. *Investigations of Parallel Connected IGBTs Using Electromagnetic Field Analysis*//Power Electronics and Applications. 2005 European Conference on. IEEE. 2005.
5. Liang K. et al. *Research and Measurement of Chip Current Imbalance in IGBT Module with Multiple Chips in Parallel*//Electrical Machines and Systems (ICEMS). 2013 International Conference on. IEEE. 2013.
6. Azar R. et al. *The Current Sharing Optimization of Paralleled IGBTs in a Power Module Tile Using a PSpice Frequency Dependent Impedance Model*//IEEE Transactions on Power Electronics. 2008. T. 23. № 1.