

КОНЦЕПЦИЯ И ОСОБЕННОСТИ ПРОЕКТИРОВАНИЯ ПРИЛОЖЕНИЙ НА БАЗЕ МОДУЛЕЙ DrMOS

САНДЖАЙ ХАВАНУР (SANJAY HAVANUR), ведущий специалист по приложениям, Alpha and Omega Semiconductor

В статье рассматриваются относительно новые классы силовых модулей, малоизвестные на российском рынке. По мнению автора, их применение позволит существенно увеличить эффективность преобразователей. Статья представляет собой сокращенный перевод [1].

Представители нового класса силовых модулей, т.н. DrMOS-модули, объединяют в одном корпусе транзисторы MOSFET и их драйверы.

Несмотря на сравнительно простую принципиальную схему синхронного понижающего преобразователя, он постоянно совершенствуется на протяжении многих лет. Основные изменения заключаются во введении асимметричности между верхним и нижним полевым транзистором (FET); в оптимизации верхнего ключа с целью получения сверхбыстрого переключения; в оптимизации нижнего ключа с целью минимизации тепловых потерь и в реализации диода нижнего ключа на структурах Шоттки.

Не так давно к популярным корпусам SO-8 добавились корпуса DFN и QFN, допускающие размещение кристаллов больших размеров и обеспечивающие улучшение тепловых режимов при тех же посадочных местах. Недавно появился и новый класс силовых ИС, объединяющих в одном корпусе ШИМ-контроллер и MOSFET. Такие устройства сочетают компактность и эффективное преобразование мощности. Однако подобные силовые ИС характеризуются определенными ограничениями, поскольку контроллер, как правило, имеет небольшой фиксированный набор функций, а размер корпуса ограничивает величину выходного тока. Недавно появившиеся силовые DrMOS-модули [2] подходят для приложений, нацеленных на высокочастотное преобразование мощности при больших выходных токах.

Основная проблема, с которой сталкиваются при улучшении характеристик синхронных понижающих преобразователей, связана с неизбежным присутствием в силовых каскадах паразитных индуктивностей и сопротивлений. Поскольку частота переключения современных преобразователей составляет сотни кГц, наличие в схеме паразитных индуктивностей даже в

несколько нГн может сказаться на их работе. На рисунке 1 показаны источники паразитных индуктивностей во входном контуре регулирования по току синхронного понижающего преобразователя. Большинство из них связано с соединительными проводами, выводами на корпусе и дорожками на плате, предназначенными для связи различных дискретных элементов. Индуктивности в контуре регулирования затвора также влияют на замедление процессов переключения и появление дребзга.

В низковольтных MOSFET сопротивление сток-исток $R_{DS(ON)}$ составляет порядка 1 мОм, но введение в схему сопротивления соединительных проводов, выводов и дорожек значительно увеличивает это значение. В DrMOS-

модулях практически отсутствует большинство из этих видов паразитных элементов, что связано с объединением силовых компонентов и драйвера в одном корпусе. Для дальнейшего улучшения характеристик развязывающий конденсатор устанавливают как можно ближе к выводам корпуса, что позволяет снизить индуктивность разводки.

КОНЦЕПЦИЯ DRMOS-МОДУЛЯ

DRMOS — это аббревиатура модуля, состоящего из драйвера (driver) и MOSFET. Он представляет собой синхронный понижающий преобразователь с высокой эффективностью, в состав которого входят два асимметричных MOSFET и интегрированный драйвер. DrMOS-модуль был первоначально предложен компанией Intel в

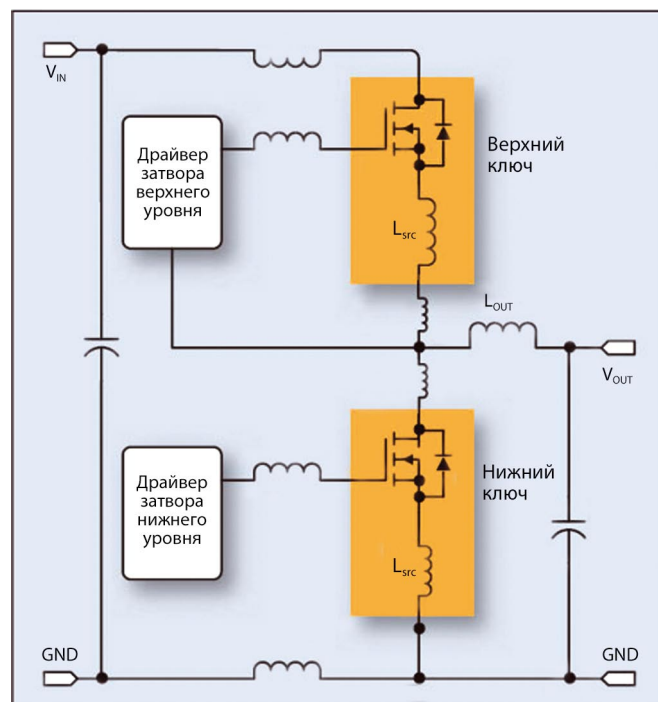


Рис. 1. Паразитные индуктивности в схеме синхронного понижающего преобразователя

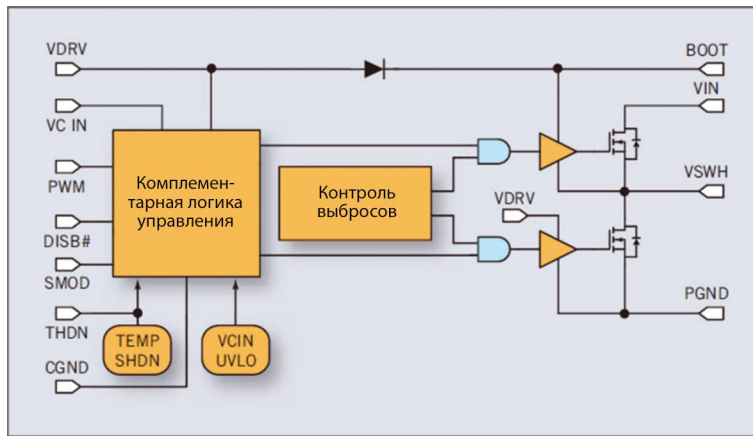


Рис. 2. Функциональная блок-схема модуля DrMOS

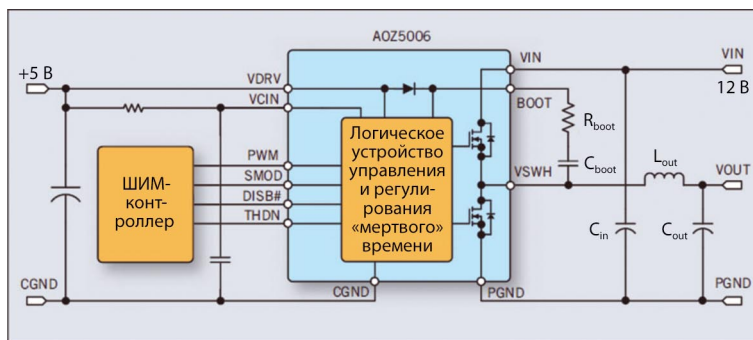


Рис. 3. Питание DrMOS-модуля

2004 г. Тогда он был реализован в 8x8 56-выводном корпусе QFN и предназначался для малоомощных модулей стабилизаторов напряжения [3].

Основным достоинством DrMOS-модулей является хорошая совместимость драйвера и MOSFET, поскольку они представляют собой единое устройство. В драйвер интегрирован диод. При необходимости нижний MOSFET-ключ может работать как диод, что обеспечивает синхронный режим работы. Вход ШИМ-совместим с тремя уровнями сигналов, что дает возможность одновременно закрывать оба силовых MOSFET. На рисунке 2 показана блок-схема DrMOS-модуля.

Отметим, что все три устройства, входящие в состав DrMOS, имеют собственные подложки для рассеяния тепла. Это значит, что внутри корпуса существуют три разных температурных перехода.

Мощность модуля ограничивается самой высокой температурой из трех переходов, даже если остальные два перехода намного холоднее. Отметим, что DrMOS-модуль является комбинацией двух дискретных устройств и драйвера с заданными параметрами, каждый из которых оптимизирован на выполнение только одной функции — переключение для реализации мак-

симальной эффективности. В нем не предусмотрено каких-либо встроенных функций защиты и мониторинга, кроме UVLO (блокировки питания при пониженном напряжении) и аварийной тревоги при перегреве.

ПИТАНИЕ МОДУЛЯ

На рисунке 3 показана основная рабочая схема. В соответствии со спецификацией Intel DrMOS-модули должны надежно работать в диапазоне входных напряжений 7...16 В. Однако большинство модулей, включая AOZ5006, может работать в более широком диапазоне — 4,5...16 В. Для всех синхронных понижающих преобразователей в нормальном режиме работы характерны большие импульсные токи с чрезвычайно высокими скоростями нарастания di/dt . Поэтому настоятельно рекомендуется на входах питания, как можно ближе к выводам корпуса, ставить развязывающие керамические конденсаторы типа X7R или X5R.

В отличие от предыдущей версии, для DrMOS Rev 3.0 определено, что драйвер должен работать с фиксированным напряжением питания 5 В с малым разбросом. Это условие на практике помогает производителям DrMOS, поскольку гораздо легче опти-

мизировать режимы работы MOSFET при точно заданном напряжении затвора, чем при большом разбросе напряжений. Снижение напряжения на затворе также помогает уменьшить на нем потери при высокой частоте переключения. Оба MOSFET характеризуются низким пороговым напряжением на затворе, поэтому потери на переключение и на управление снижаются настолько, что тепловыми потерями можно пренебречь. Драйверы затвора в DrMOS-модулях для достижения очень быстрого переключения, как правило, имеют возможность подавать в ключ нижнего уровня пиковый ток в несколько ампер. Как и в случае с сетевым питанием, для драйвера также настоятельно рекомендуется устанавливать развязывающий конденсатор как можно ближе к выводам устройства. Питание логической схемы управления VCIN, как правило, отделено от питания драйвера VDRV, но может быть подано через RC-фильтр, отводящий шум переключения (см. рис. 3). Для UVLO производится мониторинг напряжения VCIN. При этом оба выхода принудительно удерживаются на низком уровне до тех пор, пока на затвор не будет подано соответствующее напряжение. При заземлении этого входа драйверы блокируются и удерживаются на нижнем уровне. При токе покоя меньше 60 мкА модуль находится в состоянии ожидания.

ИМИТАЦИЯ РЕЖИМА РАБОТЫ ДИОДА НИЖНЕГО MOSFET (SMOD)

При помощи вывода SMOD модуль DrMOS может быть переведен в режим имитации диода (Skip Mode). Это полезно во время запуска, малой нагрузки и выхода на рабочий режим, когда преобразователь должен работать в асинхронном режиме. Если на вывод SMOD подан сигнал высокого уровня, драйвер отслеживает ШИМ-сигнал и вырабатывает выходные сигналы для комплементарных затворов как верхнего, так и нижнего ключа с минимальной задержкой, необходимой для предотвращения перекрестной проводимости. Когда на вывод SMOD подается сигнал низкого уровня, на драйвер верхнего ключа не оказывается какого-либо влияния, а нижний ключ переводится в режим имитации диода.

Использовать функцию SMOD надо осторожно, особенно в случаях, когда сигналы ШИМ и SMOD имеют различное происхождение. Режим имитации диода необходимо прекращать и возобновлять нормальную работу в синхронном режиме, если ток в нагрузке превышает уровень переходных процессов. Если этого не сделать, эффективность работы снизится и произой-

дет выход устройства из строя из-за чрезмерных потерь. Если ШИМ-контроллер выполняет функции разделения/ограничения тока при измерении падения напряжения на нижнем ключе в его закрытом состоянии, режим имитации диода вмешивается в эту операцию, и станет совсем непригодным.

ДРАЙВЕРЫ ЗАТВОРА

В состав модулей DrMOS входят быстродействующие драйверы, которые вырабатывают смещенный по уровню сигнал управления затвором верхнего ключа и комплементарный ему сигнал управления затвором нижнего ключа. Для минимизации задержек на распространение сигналов, интервалов «мертвого» времени и одновременного исключения перекрестных проводимостей применяются адаптивные схемы синхронизации.

Когда ШИМ-сигнал осуществляет переход с высокого уровня на низкий и наоборот (H→L или L→H), соответствующий сигнал управления затвором GH или GL начинает снижаться. Адаптивная схема синхронизации отслеживает фронт спада напряжения на затворе, и когда оно становится меньше 1 В, включается драйвер комплементарного затвора. При этом минимизируется «мертвое» время между переключениями, что позволяет снизить тепловые потери на диоде. Адаптивная схема также отслеживает узел переключения V_{SWH} и всегда обеспечивает отсутствие перекрестных проводимостей при передаче управления от одного транзистора к другому.

ЗАЩИТА ОТ ПЕРЕГРЕВА

DrMOS-модули серии AOZ5006 имеют опцию измерения температуры и генерации сигнала тревоги в соответствии со спецификацией Rev 3.0 компании Intel. Однако это необязательная опция, и она присутствует не во всех типах DrMOS-модулей. THDN — это вывод с открытым стоком, который подключается к CGND, если температура перехода превышает 150°C. Этот флаг сбрасывается, когда температура снижается до 135°C. Имеется возможность измерения температуры подложки драйвера. Отметим, что вывод THDN служит только для подачи тревоги и не производит каких-либо отключений. В системе отключение питания является плановой операцией и последовательно выполняемым событием, которое не может быть инициировано драйвером MOSFET.

ПОТЕРИ В МОДУЛЕ И ЕГО ЭФФЕКТИВНОСТЬ

Спецификация Intel Rev 3.0 [4] ввела очень строгие ограничения на потери в модуле и на эффективность силового тракта DrMOS. Так, при заданных граничных условиях 12Vin/1Vout/ 25 A (28 A max) при рабочих частотах 300 кГц...1 МГц потери в модуле не должны превышать 6 Вт. На рисунке 4 показаны реальные характеристики AOZ5006.

Во всех силовых устройствах SMT, в т.ч. в модулях DrMOS, т.н. «номинальный ток» не является индикатором их эффективности. И факт того, что он приводится в спецификациях, в лучшем случае вводит пользователей в заблуждение. Разработчикам вместо этого параметра следует внимательно относиться к расчетным потерям модуля, определенным для конкретных рабочих условий. В справочных данных приводятся только типовые значения этих потерь, поэтому на практике необходимо использовать коэффициент понижения номинального значения. Если все же требуется задать номинальный ток, но в этом нет какой-либо технической необходимости, возьмите значение выходного тока при потерях в 6 Вт. Это значение установлено спецификацией Intel для всех рабочих условий. Большинство устройств на частоте 300 кГц может передавать лишь ток 27...28 А, не

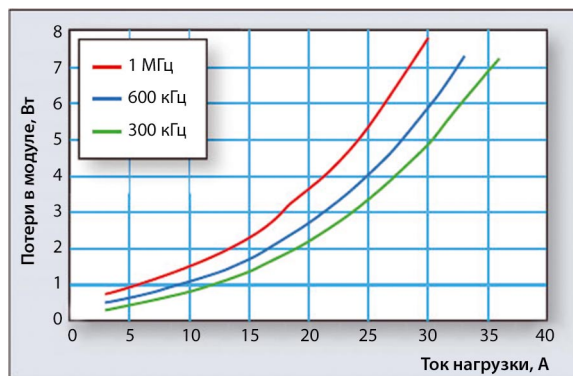


Рис. 4. Зависимость потерь в модуле от частоты переключения ($V_{IN} = 12$ В, $V_{DRV} = 5$ В, $V_{OUT} = 1,2$ В, $L_{OUT} = 470$ нГн)

выходя за заданное ограничение по мощности, и это несмотря на то, что в их справочных данных указана допустимая нагрузка по току в 35 А. Как видно из рисунка 4, потери модуля AOZ5006 при токе 30 А и частоте 300 кГц не превышают 5 Вт.

ИСПОЛЬЗОВАНИЕ R_{BOOT}

Повышенное напряжение питания для управления верхним ключом MOSFET формируется за счет включения небольшого конденсатора между выводом BOOT и узлом переключения V_{SWH}. Рекомендуется подключать этот конденсатор C_{BOOT} как можно ближе к устройству к выводам 4 и 15. В корпус устройства также встраивается повышающий диод. На рисунке 5 показан R_{BOOT}, дополнительный резистор, используемый многими разработчиками для замедления скорости включения MOSFET верхнего ключа.

На рисунке 6 показано, как влияет R_{BOOT} на напряжение V_{SWH} при V_{IN} = 12 В, V_{OUT} = 1,2 В и токе 30 А. Для получения более яркой иллюстрации кривые были смещены друг относительно друга на временной оси на 5 нс. С ростом значения R_{BOOT} скорость переключения снижается, а также уменьшается пиковое напряжение и амплитуды затухающих колебаний. Однако в этом случае потери в модуле увеличиваются на 0,4 Вт в диапазоне 1,5...20 Ом. Резистор R_{BOOT} никак не влияет на скорость выключения FET верхнего ключа.

БАЛАНС ПОТЕРЬ

Производители модулей DrMOS стремятся к тому, чтобы транзисторы нижних и верхних ключей нагревались одинаково и их температуры соответствовали объявленным в спецификации данным хотя бы в наиболее распространенном приложении — преобразовании входного напряжения 12 В в более низкое напряжение на нескольких

ООО
СМП

ИНТЕРНЕТ-МАГАЗИН

www.SMD.ru

электронные
для поверхностного
 компоненты
монтажа

НОВОЕ В ПРОГРАММЕ ПОСТАВОК

- разъемы micro-Fit с шагом 3 мм
- прецизионные чип резисторы 0,001-0,1 Ом

Москва, ул. Балтийская, 13; e-mail: sale@smd.ru
 Тел.: (499) 158-7396, (495) 940-6244, (499) 943-8780

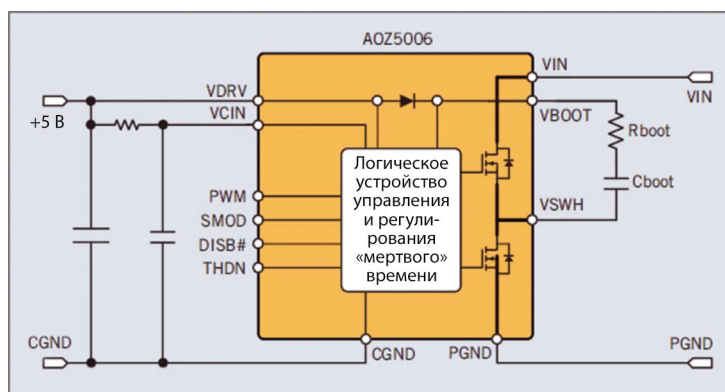


Рис. 5. Подключение C_{boot} и R_{boot} к затвору верхнего ключа модуля

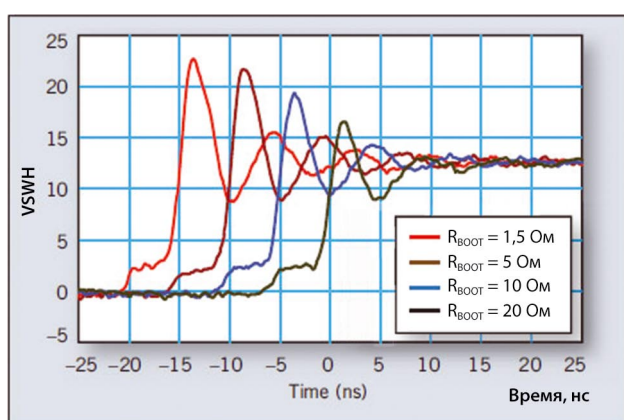


Рис. 6. Зависимость V_{SWH} от R_{boot}

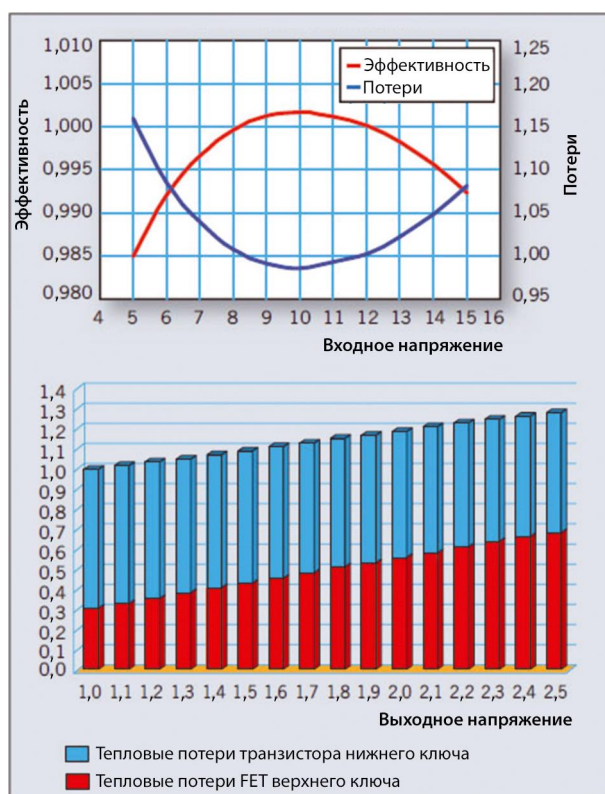


Рис. 7. Нормализованные потери в модуле как функция входного и выходного напряжений

сотнях кГц. Очевидно, что при других рабочих условиях, в которых наблюдаются более высокие температуры переходов, превышающие установленные пределы, это соответствие нарушается. Например, когда модуль работает при низких V_{IN} или при более высоких выходных напряжениях, коэффициент заполнения повышается. Компромисс заключается в изменении значения $R_{DS(ON)}$ транзистора верхнего ключа, что ведет к снижению потерь на переключение, но при этом происходит увеличение тепловых потерь.

Они частично компенсируются снижением потерь в транзисторе нижнего ключа. Потери не устраняются, а просто переносятся на транзистор верхнего ключа, имеющий меньший размер кристалла. Поскольку оба транзистора имеют собственные подложки для отвода тепла и медные контакты на печатной плате, FET верхнего ключа может стать непропорционально горячее FET нижнего ключа.

На рисунке 7 показано, как потери в модуле зависят от входного напряжения, при условии что выходное напряжение и нагрузка остаются постоянными. При снижении входного напряжения с 10 до 5 В суммарные потери возросли практически на 20%, в основном, за счет дополнительных тепловых потерь на транзисторе верхнего ключа. На рисунке 7 также показано распределение потерь при изменении выходного напряжения, при этом входное напряжение и выходной ток поддерживались постоянными. Приведенные значения были нормализованы с использованием в качестве эталона суммарных тепловых потерь при $V_{OUT} = 1$ В.

Поскольку выходное напряжение меняется в диапазоне 1...2,5 В, суммарные тепловые потери возрастают почти на 30%. И если при этом эффективность преобразователя выглядит довольно хорошей, рост температур в отдельных случаях может оказаться неприемлемым. В описанном выше примере тепловые потери транзистора нижнего ключа уменьшились всего лишь на 5%, в то время как потери транзистора верхнего ключа более чем удвоились.

ЛИТЕРАТУРА

- Sanjay Havanur. "Forget Power Device Current Ratings, Calculate Application Losses", *Power Electronics Technology*, Feb 2010, pp. 16-19//<http://powerelectronics.com>.
- www.aosmd.com/pdfs/datasheet/AOZ5006QI.pdf.
- www.intel.com/assets/pdf/refmanual/drmoss.pdf.
- Driver & MOSFETs Module (DrMOS) for Desktop/Server Applications Rev 3.0 Intel Specification.